

MÓDULOS MMIC MULTIFUNCIÓN PARA APLICACIONES ESPACIALES

C. Barquinero, M. Detratti, S. Sotero, J. Chuan, J. P. Pascual, M. L. de La Fuente, A Herrera, J. L. García, J. Cabo^(*), J. M. Graña^(*)

Dpto. Ing. De Comunicaciones, Universidad de Cantabria, Avda. Los Castros s/n, 39005 Santander, España

Tlfno: 34-942200918, Fax: 34-942201488, e-mail: morfeo@dicom.unican.es

(*) Alcatel Espacio, C/Einstein 7, 28760 Tres Cantos, Madrid, España

Abstract- This paper presents the design of multifunction monolithic microwave integrated circuits (MMIC) to be used in transmit/receive modules for onboard satellite applications. Two chips have been developed: one for frequency generation including a negatron VCO, a frequency tripler and a digital frequency divider, and a second for signal amplification and conversion including AGC amplifiers and mixers.

The goal of the work is to reduce the number and size (and consequently the cost) of the circuitry actually in use, without sacrificing system performance, through the use of a mature GaAs PHEMT technology. Issues such as suitable circuit topologies, dc power consumption, circuit area minimization and optimization are all important factors addressed during the project.

I. INTRODUCCIÓN

La reducción del tamaño y del peso, manteniendo un buen comportamiento de los circuitos, es uno de los principales requerimientos de los equipos electrónicos actuales, especialmente cuando se trata de módulos para sistemas de comunicaciones por satélite.

La utilización de MMICs ha cambiado drásticamente el diseño tradicional de estos equipos para satélites, ya que permiten la reducción del tamaño y los costes en un factor 2 respecto a la familia previa desarrollada en tecnología híbrida [1], no sólo manteniendo sino incluso mejorando la fiabilidad de los componentes resultantes. En los últimos años se vienen desarrollando subsistemas MMIC para ser utilizados en la fabricación de equipos de comunicaciones. Sin embargo, para conseguir módulos aún más competitivos tanto en tamaño como en peso, es necesario orientar los nuevos diseños hacia un mayor nivel de integración, introduciendo el concepto de chips multifunción. Multifunción puede ser definido como un circuito que incluye varios bloques optimizados juntos para reducir la superficie de GaAs y el número de interfaces [2], lo cual permite la realización de una (o más) funciones complejas.

Los módulos MMIC multifunción presentados en este documento son chips con un alto nivel de integración, debido a la cantidad de funciones que incluyen, y que han sido específicamente diseñados para ser utilizados en

sistemas de control y telemetría (TT&C) para sistemas de satélites. Es importante resaltar que se han podido combinar funciones analógicas y digitales en el mismo chip ya que la tecnología elegida permite la utilización de transistores tanto de enriquecimiento como de deplexión.

II. MMICs MULTIFUNCIÓN

Los diagramas de bloques de los módulos diseñados se muestran en las figuras 1 y 2. El primer chip, utilizado para la generación de frecuencias, incluye un oscilador controlado por tensión, un triplicador y un divisor digital por cuatro. Por su parte, el segundo contiene los amplificadores y conversores necesarios para el tratamiento de la señal de información.

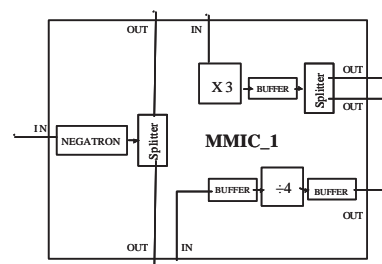


Fig. 1. Diagrama de bloques del MMIC generador de frecuencias.

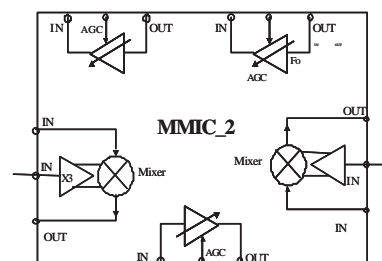


Fig. 2. Diagrama de bloques del MMIC amplificador / conversor

Cada una de las funciones elementales incluidas en los chips multifunción ha sido diseñada con varios terminales entrada/salida accesibles desde el exterior. De esta forma es posible realizar medidas sobre el propio chip utilizando una estación de sondas coplanar. Asimismo se facilita la interconexión de los circuitos

para conseguir diferentes configuraciones de sistemas con funciones más complejas.

III. IMPLEMENTACIÓN DE LOS MMICs

El diseño de los circuitos se ha llevado a cabo utilizando HPMDs[®] 7.2 y ADS[®] 1.7 de Agilent Technologies. Los modelos facilitados por la foundry incluyen parámetros que permiten realizar simulaciones lineales y no lineales, así como la caracterización del ruido. Una vez completado el diseño se utilizan herramientas Cadence[®] para la verificación de las reglas de diseño (DRC).

Los chips resultantes han sido fabricados utilizando el proceso comercial de OMMIC [3], desarrollado para aplicaciones hasta 70 GHz. Los transistores PHEMT del proceso (n-ON y n-OFF) tienen una anchura de puerta de 0.2 μ m y presentan una $f_T = 60$ GHz. Esta tecnología fue elegida ya que verifica los estrictos requerimientos que son necesarios para la obtención calificación espacial ([4],[5]).

En las figuras 3 y 4 se muestran las fotografías del chip generador de frecuencias, cuyo tamaño es de 4mmx5mm, y del chip amplificador / conversor, con unas dimensiones de 6mmx5mm.

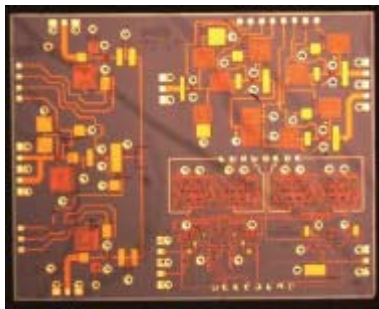


Fig. 3. MMIC generador de frecuencias cuyo tamaño es 4mmx5mm.

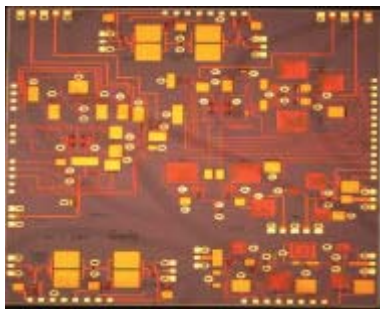


Fig. 4. MMIC amplificador / conversor cuyo tamaño es 6mmx5mm.

Los resultados obtenidos durante la caracterización de los circuitos se resumen en los siguientes apartados.

A. Divisor por cuatro

El divisor está constituido por dos Flip-Flop Maestro-Esclavo de tipo D con realimentación desde la salida negada [6]. Cada uno funciona como divisor por dos, así que de la conexión en cascada se obtiene la división por cuatro. El circuito funciona con señales diferenciales a la entrada y se han utilizado dos seguidores de fuente para proporcionar mayor velocidad y el desplazamiento de nivel necesario para la conexión directa de los dos flip-flops. La celda lógica

elemental es de tipo SCFL[7]. Con puertas estándar DCFL se necesitarían por lo menos ocho puertas (en lugar de dos) para implementar la misma función, con el consecuente aumento del área ocupada y complejidad del circuito. La insensibilidad a variaciones tanto de la tensión de umbral y como de la temperatura convierten a esta solución en una alternativa muy atractiva para el caso de aplicaciones espaciales. A la salida se han utilizado amplificadores diferenciales y un push-pull para garantizar un nivel suficiente de potencia de la señal dividida. El circuito es capaz de proporcionar una potencia superior a 2dBm en una banda de la señal de entrada que va de 100MHz hasta más de 4GHz con una ventana de sensibilidad superior a 30dB, tal y como puede observarse en la figura 5.

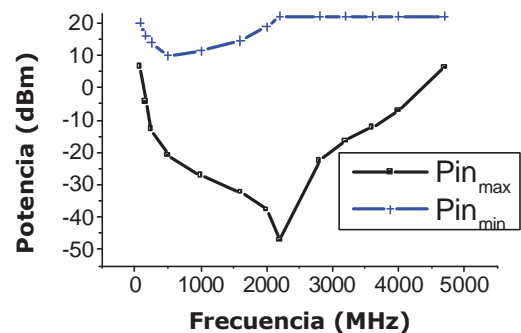


Fig. 5. Curva de sensibilidad a la entrada (Pin@50°)

El consumo total es de 780mA@-5.2V. En la siguiente figura se muestran las formas de onda a la entrada y salida obtenidas para una Fin=2 GHz y Pin=-10dBm.

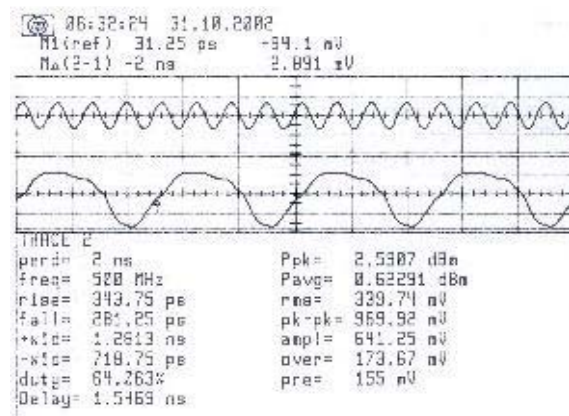


Fig. 6. Formas de onda entrada / salida para Fin=2 GHz

B. Oscilador de salida y triplicador

El oscilador de salida está formado por un VCO, un buffer, un divisor de potencia y dos buffers de salida. Una característica importante del oscilador es que el circuito resonante se encuentra fuera del chip [8]. Se eligió ésta opción para utilizar un resonador externo junto con varactores de montaje superficial, lo que permite un alto grado de versatilidad en el ajuste frecuencial y en la elección de los componentes. El oscilador completo proporciona más de 5 dBm de potencia de salida con un barrido de 19MHz, y un "pushing" del 0.067%. El circuito requiere una

alimentación 47mA@3.5V y proporciona un ruido de fase de -99 dBc/Hz a 100KHz.

En la figura 7 se muestra la potencia de salida del oscilador en función de la tensión de sintonía. Asimismo se puede observar el rango frecuencial de control conseguido al variar dicha tensión.

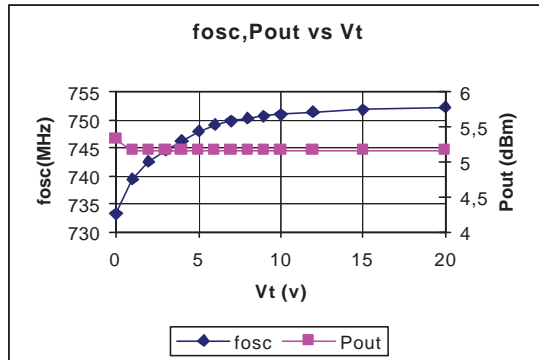


Fig. 7. Potencia de salida (Pout) y frecuencia de salida (fosc) frente a la tensión de sintonía

Por otro lado, el triplicador de frecuencias está formado por un generador de armónicos [9], que actúa como el multiplicador, más un buffer, un divisor de potencia y dos buffers de salida. El punto de polarización del multiplicador fue optimizado para conseguir la máxima potencia en el tercer armónico. Asimismo, en el circuito se incluyen también circuitos resonantes que atenúan tanto el primer como el segundo armónico. El triplicador completo proporciona para una potencia de entrada de 5 dBm más de 5 dBm de potencia de salida en un ancho de banda del 8%. Su adaptación de salida es mejor de -12 dB, y consume 38.5mA@3.5V.

El oscilador y el triplicador pueden ser utilizados tanto por separado como interconectados entre sí. El conjunto completo es capaz de dar más de 5 dBm con una adaptación de salida mejor de -15 dB, y un consumo de 91mA@3.5V. El ruido de fase obtenido es de -84 dBc/Hz a 100KHz en el tercer armónico.

En la siguiente figura se muestra el espectro de salida obtenido para el conjunto del oscilador y triplicador para la frecuencia central del oscilador.

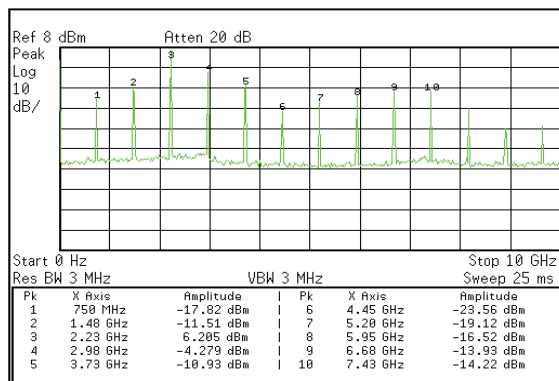


Fig. 8. Espectro de salida con frecuencia central de oscilador.

C. Amplificadores de ganancia variable

El amplificador de ganancia variable, diseñado para operar en dos bandas de frecuencias (6-12 MHz y 153 MHz-203 MHz), permite un rango de control de 27 dB manteniendo una adaptación de entrada mejor de 15 dB. El P1dB del amplificador es de 7 dBm mientras que para el IP3 se obtienen 17 dBm, consiguiendo una muy baja degradación de este punto en todo el rango de control, situándose dicho valor en 0.5 dB. En el punto de máxima ganancia, en torno a 40 dB @ 9 MHz, el consumo total del circuito es de 28.5mA@3.5v. Los resultados de las medidas se adecuan a los datos obtenidos en las simulaciones durante el diseño de los amplificadores.

En las siguientes figuras se muestra el comportamiento de los amplificadores con la variación de la tensión de control y con la potencia de entrada para la banda de 178 MHz, siendo similares las obtenidas en la banda de 9 MHz.

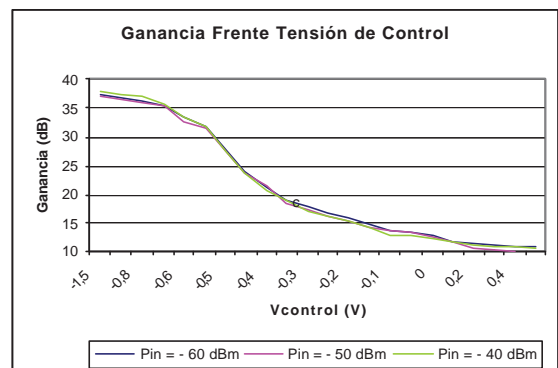


Fig. 9. Respuesta del amplificador variando la tensión de control para diferentes potencias de entrada

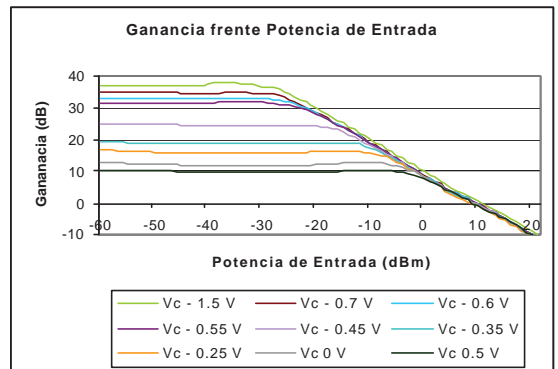


Fig. 10. Ganancia frente potencia de entrada para distintos valores de la tensión de control.

D. Conversores

Los conversores implementados están basados en una estructura de mezclador resistivo doblemente balanceado [9], en la que los balun de RF y OL se diseñan mediante técnicas activas [10]. Dicha configuración fue seleccionada debido a los buenos rechazos de espurios que presenta. A la salida de frecuencia intermedia se incluye un amplificador en push-pull que combina la señal y mejora tanto la ganancia como el punto del compresión del subsistema conversor.

El primero de los convertidores realiza la mezcla del tercer armónico del oscilador local, el cual es generado a partir de un multiplicador por tres incluido también en este subsistema convertidor, con la señal de RF centrada en 2 GHz. El conjunto consigue una ganancia de conversión de 10 dB, un IP3 de -1 dBm y un buen aislamiento OL-IF, en torno a los 50 dB. El consumo del subsistema completo es de $42\text{mA}@3.5\text{V}$. En la siguiente figura se muestra el espectro obtenido a la salida. Los espurios más elevados son debidos a las mezclas de la señal fundamental con los armónicos generados en el triplicador.

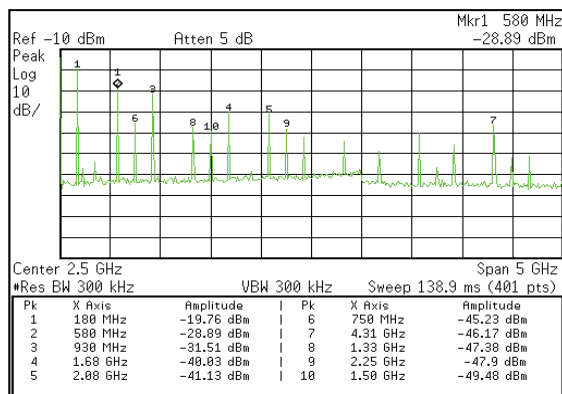


Fig. 11. Espectro de salida del primer convertidor para $P_{rf} = -30$ dBm

Por su parte, el segundo convertidor, cuya señal de RF se encuentra centrada en torno a la banda de 200 MHz, proporciona una ganancia de conversión de 19 dB, un IP3 de 10 dBm y un aislamiento OL-IF mejor de 30 dB. El consumo total de este subsistema convertidor es de $39\text{mA}@3.5\text{V}$. En la figura 12 se representa el espectro obtenido a la salida de este convertidor para una señal de RF de entrada de -30 dBm.

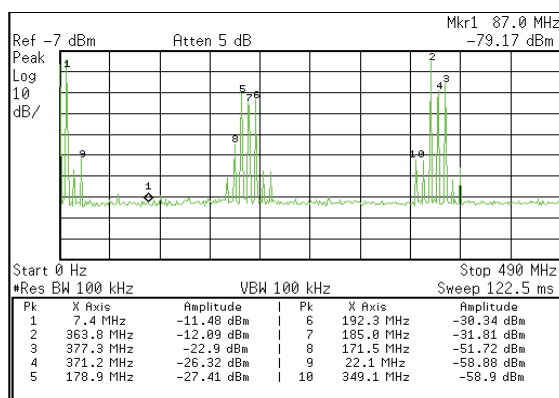


Fig. 12. Espectro de salida del segundo convertidor para $P_{rf} = -30$ dBm

IV. CONCLUSIONES

En este artículo se han presentado el diseño y las medidas de dos MMIC multifunción para ser utilizados en aplicaciones espaciales. Se ha puesto de manifiesto como la miniaturización de un sistema de radiofrecuencia en chips de este tipo ofrece ventajas en cuanto a la reducción de tamaño, repetitividad y fiabilidad. Estos factores, junto con

las características conseguidas en los circuitos diseñados, hacen muy atractivo el uso de este tipo de tecnología en las próximas generaciones de sistemas de comunicaciones por satélite.

Durante la presentación oral se mostrará un mayor número de resultados de las medidas llevadas a cabo de los MMICs diseñados.

AGRADECIMIENTOS

Este trabajo se ha realizado dentro del proyecto P4 denominado "Módulos de Radiofrecuencia para Equipos Embarcados (MORFEO)" – **TIC2000-0459-P4-03**

REFERENCIAS

- [1] M. Soulard, M. Delmond, et al., "Evolution and recent development in MMIC's for space applications", IEEE Proc. Int. Conf. On Microwave and Millimeter Wave Technology, 2000
- [2] M. Soulard, M. Delmond, et al., "Experience and new trends in MMIC's for space programmes", IEEE Microwave Conference, 2000
- [3] Process ED02AH, OMMIC, Limeil, France.
- [4] Design Guidelines for Microwave Monolithic Integrated Circuits, European Space Research and Technology Centre, Issue 3, XRM/017.95/GG
- [5] Derating requirement applicable to electronic, electrical and electromechanical components for ESA space systems, Issue 2, April 1995, ESA-PSS-01-301
- [6] A. Tamura, et al., "High Speed GaAs SCFL Divider", *Elect. Letters*, vol. 21, pp 605-606, July 1985
- [7] Stephen L. Long and Steven E. Butner, "Gallium Arsenide Digital Integrated Circuit Design," McGraw Hill, 1990
- [8] "A voltage controlled oscillator at 2.45GHz using Si-MMIC BGV400", AP 029, Siemens Discrete & RF Semiconductors 1997.
- [9] S.A. Maas, "Non-linear Microwave Circuits, Artech House, 1988.
- [10] A.M. Pavio et al, "Double balanced mixers using active and passive techniques", IEEE Transactions on Microwave Theory and Techniques, 1988